

2025年6月2日

各 位

会 社 名 株式会社ジャパンディスプレイ
代表者名 代表執行役社長 CEO 明間 純
(コード番号 6740 東証プライム)
問合せ先 執行役員 CFO 平林 健
(TEL. 03-6732-8100)

JPCA Show 2025にて先端半導体パッケージング基板を出展
ー世界トップクラスのガラス基板加工技術をセラミック基板に活用した高精細RDLー

当社は、先端半導体パッケージング技術を手がけるPanelSemi Corporation（台湾、以下PanelSemi）と共同で、JPCA Show 2025国際電子回路産業展（2025年6月4日～6日 於 東京ビッグサイト）において、セラミック基板上に高精細RDL（Re-Distribution Layer）配線を形成したサンプルを展示いたします。

近年、生成AIや5G、HPC（高性能コンピューティング）などの普及により、半導体パッケージには「高密度・高集積化」「低消費電力」「高帯域・高速転送」「寸法安定性」など、高性能・高機能な特性が求められています。これに伴い、従来の有機基板では実現困難な高精細配線、寸法安定性や熱膨張制御の課題を解決するため、ガラス・セラミックなどの新素材を用いた高性能基板へのニーズが急速に高まっています。特に、RDLの高精細配線を実現する技術は、先端半導体パッケージングの中核として注目されています。

当社は、長年にわたり培ってきた世界トップクラスのガラス基板での超高精細加工技術を、先端半導体パッケージング分野に活用することで、セラミック基板上における高精細RDL配線の形成に成功しました。本技術をセラミックコア基板として活用することにより、高密度・高集積・高機能な実装が実現できます。

高精細RDL配線は、配線幅・間隔を数ミクロンレベルまで微細化できるため、複数のチップを最短距離で収めることが可能です。これにより、信号遅延の抑制、さらに消費電力の低減にも寄与します。また、設計自由度が高まることで、複雑なチップ構成にも柔軟に対応でき、先端半導体パッケージの高機能化に貢献します。

基板材料にセラミックを採用することで、従来の有機基板に比べて反りが少なく、熱膨張・放熱性の問題も大幅に軽減されます。特に、セラミックの熱膨張係数（CTE）はシリコンに近いため、チップとの熱膨張差が小さく、機械的ストレスを抑制し、信頼性の高いパッケージングが可能となります。

当社とPanelSemiは、本展示を通じて先端半導体パッケージに求められる高機能を実現する基板技術の可能性を紹介し、業界のさらなる発展に貢献してまいります。

【JPCA Show 2025国際電子回路産業展】

会場：東京ビッグサイト 東5ホール（ブース番号：5C12）

会期：2025年6月4日～6月6日

<https://www.jpca-show.com/show2025/outline/index.html>

以 上